

2018 졸업 작품: 저전력/저잡음 Dynamic CMOS Comparator 설계

담당교수: 김진태(jintkim@konkuk.ac.kr)

담당조교: 김종호(jh.kim@mse.konkuk.ac.kr)

- 2018년도 졸업 작품부터 논문 트랙과 발표 트랙으로 나뉘게 됩니다.
- 발표트랙: 현재처럼 졸업 작품 발표회에 참가하는 팀 (시연 가능한 하드웨어 나 소프트웨어 제작)
- 논문트랙: 고품질의 논문 작성

2018년 졸업작품은 논문트랙으로 진행함. 고속 혼성 신호 회로 설계에 필수적으로 사용되는 Dynamic Comparator라는 회로를 시뮬레이션을 이용하여 설계해 보고 이의 성능 최적화 및 분석을 통해 아날로그 혼성신호 반도체 설계 경험을 쌓는 것을 목표로 함. 4학년 1학기 아날로그 집적 회로 수업에 준하는 공부를 할 의향이 있는 학생, 그리고 아날로그 집적회로 설계 쪽으로 대학원/취업등의 진로를 희망하는 학생들에게 적합한 주제임. (실제 구현보다는 책/논문을 읽고 시뮬레이션으로 대부분 진행함)

계획.

- 1) Analog CMOS 집적회로 교과서 (4학년 교과서) Study: 2장, 3장, 4장, 5장, 6장, 7장
 - 2) Comparator의 동작 원리에 대한 Study: 자료 추후 제공
 - 3) 상용 Cadence Tool을 이용한 Computer Simulation을 통한 Dynamic Comparator설계
 - 4) Comparator 성능 분석 및 비교
 - 5) 개인별 논문 작성
- 평가: 조별 평가 (성능 비교, 50%) + 개인별 평가 (발표, 논문 50%)
 - 조별 인원은 3인으로 최대 3개 조를 지도할 계획임. 개인당 1회씩 발표 평가 예정. 관심있는 학생은 이메일 하기 바랍니다.